

UNIVERSIDADE FEDERAL DE SANTA CATARINA

DEPARTAMENTO DE ENGENHARIA ELÉTRICA

PLANO DE ENSINO

EEL 5310 – SISTEMAS DIGITAIS

Créditos: 5, sendo 3 créditos de teoria e 2 créditos laboratório

Número de aulas 90

Prof. Fábio Iaione (iaione@amja.org.br)

Objetivos do Curso:

Após completar este curso, o aluno será capaz de:

1. Projetar sistemas digitais usando dispositivos lógicos combinacionais e seqüenciais.
2. Discutir sobre as várias famílias lógicas, seu desempenho e interfaces.
3. Aplicar técnicas de projetos digitais aos problemas de projetos práticos usando decodificadores, codificadores, multiplexadores, contadores e somadores.
4. Pré-requisitos: eletricidade básica, diodos e transistores

São previstas 10 aulas de laboratório e um projeto de final de curso, a fim de complementar o aprendizado teórico.

Livro Texto: Ronald J. Tocci e Neal S. Widmer, *Digital Systems: Principles and Applications*, 7^a Ed., Prentice Hall, 1997, **Homepage:** <http://www.prenhall.com/tocci>

Ementa:

Conceitos Introdutórios, Códigos e Sistemas de Números, Portas Lógicas e Álgebra Booleana, Circuitos Lógicos Combinacionais, Flip-Flops e Dispositivos Relacionados, Aritmética Digital: Operações e Circuitos, Contadores e Registradores, Famílias Lógicas, Circuitos Lógicos MSI, Memórias, Dispositivos Lógicos Programáveis.

Conteúdo Programático:

CAP I – CONCEITOS BÁSICOS

Sistemas Digitais e Analógicos; Sistemas de Números Digitais; Representando Quantidades Binárias; Circuitos Lógicos/Circuitos Digitais; Transmissão Série e Paralela; Memórias; Computadores Digitais

CAP II – CÓDIGOS E SISTEMAS NUMÉRICOS

Bases e mudança de base; Conversão Binário para Decimal; Conversão Decimal para Binário; Sistema Numérico Octal e hexadecimal; Código BCD; Código Gray; Números complementares; Representação de números com sinal e grandeza; Operações aritméticas em complemento dois; Códigos Alfanuméricos

CAP III - ÁLGEBRA BOOLEANA E PORTAS LÓGICAS

Variáveis e Constantes Booleanas; Propriedades, postulados e teoremas da Álgebra Booleana; Dualidade; Funções lógicas e tabela verdade; Formas padrão de funções em Mintermos e Maxtermos; Simplificação e Minimização de funções Booleanas (mapa de Karnaugh); Funções incompletamente especificadas; Operações com Portas Lógicas; Descrevendo Circuitos Lógicos Algebricamente; Calculando Saídas de Circuitos Lógicos; Implementando Circuitos de Expressões Booleanas; Portas NOR e NAND; Universalidade das Portas NAND e NOR

CAP IV – CIRCUITOS LÓGICOS COMBINACIONAIS

Modelo de um circuito lógico combinacional; Análise de circuitos lógicos combinacionais; Síntese de circuitos lógicos combinacionais; Circuitos enable/disable; Circuitos SSI/MSI; Síntese dos principais circuitos combinacionais; Codificador/decodificador; Multiplexador/demultiplexador; Conversores de código; Gerador/detector de paridade; Somador/subtrator; Matrizes de funções booleanas

CAP V – CIRCUITOS SEQUENCIAIS SÍNCRONOS

Modelo de um circuito seqüencial síncrono; Elementos de memória (flip-flops) SR, T, D e JK; Entradas sincronizadas por relógio; Entradas diretas (clear/preset); Flip-flop Mestre/Escravo; Análise de circuitos lógicos seqüenciais; Síntese de circuitos lógicos seqüenciais; Síntese dos principais circuitos seqüenciais; Contadores; Registradores de deslocamento; Aplicações

CAP VI – CIRCUITOS COMPLEMENTARES

Circuito Schmitt – Trigger; Multivibrador Monoestável; Multivibrador Astável

CAP VII – MEMÓRIAS SEMICONDUTORAS

Terminologia; Operação; Conexões CPU-Memória; Memórias ROM; Memórias RAM; Aplicações de Memórias ROM e RAM; Projeto de sistemas de memória;

CAP VIII – FAMÍLIAS LÓGICAS

Principais Famílias Lógicas (TTL, CMOS); Tecnologia dos Circuitos TTL e CMOS; Compatibilidade TTL e CMOS

Bibliografia Complementar:

1 - Katz, Randy H., *Contemporary Logic Design*, Benjamim/Cummings Publishing Co.,1994.

versão on-line no site: <http://www.cs.berkeley.edu/~randy/CLD/CLD.html>

2 - Daniels, Jerry D., *Digital Design from Zero to One*, Jonh Wiley, 1996, capítulos suplementares em:

<http://courses.engin.brown.edu/faculty/daniels/DDZO/homepage.html>

3 - Taub & Herbert, *Circuitos Digitais e Microprocessadores*, McGraw-Hill, 1984

Semestre: 2004/2
 Disciplina: Sistemas Digitais – EEL5310
 Professor: Fábio Iaione
 Turma: 332

DISTRIBUIÇÃO DE CONTEÚDO EM 18 SEMANAS (Aulas Teóricas)

Data	Capítulo	Assunto
04/08/2004	1	Discussão do programa da disciplina, Conceitos básicos
11/08/2004	2	Códigos e Sistemas Numéricos
18/08/2004	3	Álgebra Booleana e portas lógicas
25/08/2004	3	Álgebra Booleana e portas lógicas - exercícios
01/09/2004	4	Circuitos Combinacionais
08/09/2004	4	Circuitos Combinacionais
15/09/2004	PROVA 1 (P1)	Cap 1,2,3 e 4
22/09/2004	5	Circuitos Seqüenciais - Flip – Flops
29/09/2004	5	Circuitos Seqüenciais - Análise
06/10/2004	5	Circuitos Seqüenciais - Síntese dos principais circuitos seqüenciais
13/10/2004	6	Circuitos complementares
20/10/2004	PROVA 2 (P2)	Cap 5 e 6
27/10/2004	7	Memórias Semicondutoras
03/11/2004	7	Memórias Semicondutoras - Exercícios
10/11/2004	8	Famílias lógicas
17/11/2004	PROVA 3 (P3)	Cap 7 e 8
24/11/2004		Revisão
01/12/2004	RECUPERAÇÃO	Todo o conteúdo

Semestre: 2004/2

Disciplina: Sistemas Digitais – EEL5310

Professor: Fábio Iaione

Turma: 332B, 332D, 743C

AULAS DE LABORATÓRIO

Data		Conteúdo
332B	332D/743C	
17/08/2004	20/08/2004	Circuitos digitais TTL / Portas lógicas básicas
24/08/2004	27/08/2004	Equivalência de portas lógicas
31/08/2004	03/09/2004	Funções Lógicas
14/09/2004	10/09/2004	Circuito comparador de palavras
21/09/2004	17/09/2004	Codificador/decodificador, Conversão de códigos
28/09/2004	24/09/2004	Multiplexador/demultiplexador
05/10/2004	01/10/2004	Flip-flops
19/10/2004	08/10/2004	Contadores
26/10/2004	15/10/2004	Registrador de deslocamento
26/10/2004	22/10/2004	Instruções para projeto
09/11/2004	29/10/2004	Aulas destinadas ao projeto
16/11/2004	05/11/2004	
23/11/2004	12/11/2004	
30/11/2004	19/11/2004	
03/12/2004	26/11/2004	Data limite para entrega do projeto

AVALIAÇÃO

$$M (\text{Media}) = (P_1 + P_2 + P_3 + T) / 4$$

P_1, P_2, P_3 (Notas parciais das provas) ; T (Nota do projeto)

Se $M \leq 3$ → reprovado

Se $3 < M \leq 5.5$ → recuperação

Se $M \geq 6$ → aprovado

$$NF = (M + R) / 2$$

NF (Nota final após recuperação) ; R (Nota da prova de recuperação)

Se $NF \geq 6$ → aprovado

Se $NF \leq 5.5$ → reprovado