

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO TECNOLÓGICO
DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

PLANO DE ENSINO

I) IDENTIFICAÇÃO

A) Dados Gerais

Nome da Disciplina: **Dispositivos Eletrônicos**

Código: EES302

Curso(s): Eng. Eletrônica

Carga Horária: 72 horas-aula

Semestre: 2012 - 2

Professor/ Coordenador da Disciplina: Carlos Galup Montoro

B) EMENTA:

Revisão de princípios de teoria quântica e física do estado sólido. Difusão e deriva, recombinação, fenômenos de campo intenso. Comportamento físico, estrutura e modelagem de dispositivos eletrônicos: junções pn, transistores bipolares de junção, transistores de efeito de campo.

Pré-requisitos: EES301

II) OBJETIVOS

Os alunos irão aprender as propriedades mais relevantes dos semicondutores e aplicá-las para desenvolver uma sólida compreensão dos dispositivos eletrônicos de circuitos integrados. O curso é projetado para fornecer o conhecimento básico de dispositivos eletrônicos para que os estudantes possam desenvolver sua carreiras nas áreas de sistemas eletrônicos, de circuitos integrados ou de fabricação de semicondutores, assim como na pesquisa e desenvolvimento de dispositivos eletrônicos. Ênfase especial é dada aos dispositivos MOS, que são os dispositivos dominantes em circuitos integrados.

III) CONTEÚDO PROGRAMÁTICO

1. Elétrons e Lacunas em Semicondutores

- 1.1 - Bandas de energia no silício
- 1.2 - Funções de distribuição e densidades de estados
- 1.3 - Elementos doadores e aceitadores
- 1.4 - Concentrações de elétrons e lacunas no equilíbrio
- 1.5 - Transporte de carga em semicondutores
- 1.6 - Efeito Hall e magnetoresistência

2. Tecnologia do Silício

- 2.1 - O processo planar
- 2.2 - Crescimento cristalino
- 2.3 - Litografia
- 2.4 - Implantação e difusão de dopantes
- 2.5 - Deposição em fase vapor
- 2.6- Interconexões e encapsulamento

3. Contatos Metal Semicondutor

- 3.1- Junção metal-semicondutor ideal no equilíbrio
- 3.2 - Característica corrente-tensão
- 3.3 - Contatos metal-semicondutor ôhmicos
- 3.4 - Efeitos de superfície e interface
- 3.5 - Diodos Schottky

4. Junção pn e Transistor Bipolar de Junção (BJT)

- 4.1 - A junção pn no equilíbrio
- 4.2 - Processos de geração e recombinação, equação de continuidade
- 4.3 - Característica corrente tensão da junção pn
- 4.4 - Ruptura da junção pn
- 4.5 - Armazenamento de carga e correntes transientes no diodo
- 4.6 - Modelos do diodo para simulador de circuitos
- 4.7 - Modelo de Ebers e Moll do BJT
- 4.8 - Modelo de Gummel e Poon do BJT
- 4.9 - Modelos do BJT para simuladores de circuito

5. Capacitor Metal Óxido Semicondutor (MOS)

- 5.1 - A estrutura MOS ideal
- 5.2 - Característica capacitância-tensão
- 5.3 - Estrutura MOS real: cargas no óxido, estados de interface, efeitos quânticos
- 5.4 - Correntes de tunelamento nos óxidos

6. Transistor a Efeito de Campo Metal Óxido Semicondutor (MOSFET)

- 6.1 - Princípios de operação
- 6.2 - Modelo de controle de carga
- 6.3 - Efeitos canal curto
- 6.4 - Modelo DC para projeto de circuitos
- 6.5 - Modelos pequeno sinal
- 6.6 - Modelos do MOSFET para simuladores de circuito

7. Dispositivos de Memória

- 7.1 - Dispositivos de cargas acopladas (CCD)
- 7.2 - A célula de memória estática (SRAM)
- 7.3 - A célula de memória dinâmica (DRAM)
- 7.4 - Memórias Flash
- 7.5 - Memórias ferroelétricas

8. Tecnologias MOSFET avançadas

- 8.1 - Tecnologias MOS de silício sobre isolante (SOI)
- 8.2 - Transistores MOS com múltiplas portas e tecnologia FinFET
- 8.3 - Efeitos quânticos nos transistores MOS nanométricos
- 8.4 - Nanotransistores balísticos
- 8.5 - Os limites físicos da tecnologia CMOS
- 8.6 - Além da tecnologia CMOS

BIBLIOGRAFIA

M. Shur, *Introduction to Electronic Devices*, John Wiley & Sons, New York, 1996.

R. F. Pierret, *Semiconductor Device Fundamentals*, Addison Wesley Longman, Reading, Massachusetts, 1996.

R. S. Muller and T. I. Kamins with M. Chan, *Device Electronics for integrated Circuits*, Third Ed. , John Wiley & Sons, New York, 2003.

Y. Taur and T. H. Ning, *Modern VLSI Devices*, Second Ed., Cambridge University Press, Cambridge, UK, 2009.

M. Lundstrom and J. Guo, *Nanoscale Transistors*, Springer, New York, 2006.

IV) METODOLOGIA

Aulas expositivas/dialogadas, alternadas com resolução de exercícios, aulas de laboratório e seminários.

V) RECURSOS DIDÁTICOS: equipamento de medida e caracterização, software de simulação de dispositivos.

VI) AVALIAÇÃO: A nota será a média aritmética das 3 avaliações seguintes:

a) 1 prova teórica

b) 1 projeto individual

c) Média dos relatórios das experiências de laboratório e das listas de exercícios

O aluno que obtiver média final (média aritmética das provas parciais) igual 6,0 (seis), ou maior, estará aprovado. O aluno cuja média final for menor que 6,0 (seis) e maior que 3,0 (três), terá direito a fazer prova de recuperação, sobre **todo** o conteúdo ministrado. A nota obtida nessa prova será somada com a média anteriormente obtida e dividida por dois, originando assim a média final.